

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-136116
(43)Date of publication of application : 10.05.2002

(51)Int.CI.

H02M 3/28

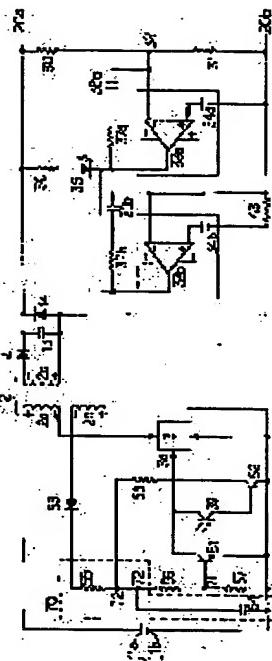
(21)Application number : 2000-320344
(22)Date of filing : 20.10.2000

(71)Applicant : SMK CORP
(72)Inventor : AMEI TOSHIHIRO

(54) INTERMITTENTLY OPERATING SWITCHING POWER CIRCUIT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an intermittently operating switching power circuit which prevents excessive output power from being generated on a secondary side, even if a circuit element breaks down, only by adding a simple protective circuit to a former circuit configuration.
SOLUTION: An output power monitor circuit (2c, 53, 70) for monitoring the output power of a rectifying smoothing circuit (4, 13), and a protective circuit (51), which outputs a suspension control signal to the control terminal (3a) of an intermittent oscillating element (3), when the monitor circuit (2c, 53, 70) detects that the output power exceeds a reference power, are provided, and the protective circuit (51) is connected to the control terminal (3a) in parallel to a photocoupler light-receiving element (39). As a result of doing it this way, the suspension control signal is outputted from the protective circuit (51), and oscillation operation of the oscillating element (3) is stopped, even if a circuit element fails, and malfunctioning occurs and the suspension control signal is not outputted to the control terminal (3a) from the photocoupler (39).



LEGAL STATUS

[Date of request for examination] 22.02.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3391774

[Date of registration] 24.01.2003

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

THIS PAGE BLANK (USPTO)

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号
特開2002-136116
(P2002-136116A)

(43) 公開日 平成14年5月10日(2002.5.10)

(51) Int.Cl.
H 02 M 3/28

特別記号

F I
H02M 3/28

テ-マコ-ト^{*}(参考)
5 H 7 3 0

審査請求 有 請求項の数2 OL (全 8 頁)

(21) 出願番号 特願2000-320344(P2000-320344)

(71) 出願人 000102500
エスエムケイ株式会社
東京都品川区戸越6丁目5番5号

(72) 発明者 始井 俊裕
富山県婦負郡八尾町保内1-1 エスエム
ケイ株式会社富山事業所内

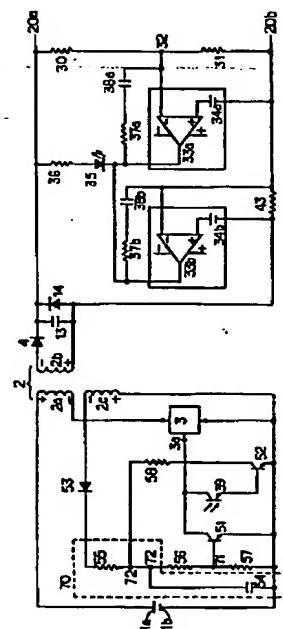
(74) 代理人 100095636
弁理士 早崎 修

F ターム(参考) 5H730 AA20 AS00 AS01 AS02 AS17
BB43 BB57 EE02 EE07 FD01
FD31 FF19 XX03 XX04 XX09
XX12 XX15 XX16 XX23 XX28
XX32 XX35 XX40 XX43

(54) 【発明の名称】 間欠動作型スイッチング電源回路
(55) 【要約】

【課題】 従来の回路構成に簡単な保護回路を加えるだけで、回路素子が破損しても、二次側に過大な出力電力が生じない間欠動作型スイッチング電源回路を提供する。

【解決手段】 整流平滑化回路（4、13）の出力電力を監視する出力電力監視回路（2c、53、70）と、出力電力監視回路（2c、53、70）で、出力電力が基準電力を越えたことを検出したときに、間欠発振素子（3）の制御端子（3a）へ休止制御信号を出力する保護回路（51）を設け、保護回路（51）を、フォトカプラ受光素子（39）と並列に制御端子（3a）に接続することにより、回路素子が故障して、フォトカプラ受光素子（39）から制御端子（3a）へ休止制御信号が出力されない異常動作となっても、保護回路（51）から休止制御信号を出力して間欠発振素子（3）の発振動作を停止させる。



【特許請求の範囲】

【請求項1】 一次巻線(2a)と二次出力巻線(2b)を有するトランス(2)と、直流電源(1)に一次巻線(2a)と直列に接続され、常時発振し、制御端子(3a)への休止制御信号の入力で発振を休止する間欠発振素子(3)と、二次出力巻線(2b)の出力を整流平滑化する整流平滑化回路(4、13)と、整流平滑化回路(4、13)の出力電圧と出力電流を監視し、出力電圧若しくは出力電流のいずれかが、基準電圧若しくは基準電流を越えたときに、フォトカプラ発光素子(35)を発光若しくは消灯させ、リミット信号を出力する出力監視回路と、フォトカプラ発光素子(35)とフォトカップルし、フォトカプラ発光素子(35)よりリミット信号を入力したときに、間欠発振素子(3)の制御端子(3a)へ休止制御信号を出力するフォトカプラ受光素子(39)とを備え、一次巻線(2a)の発振期間を制御して、出力電圧と出力電流を安定化させる間欠動作型スイッチング電源回路において、整流平滑化回路(4、13)の出力電力を監視する出力電力監視回路と、出力電力監視回路で、出力電力が基準電力を越えたことを検出したときに、間欠発振素子(3)の制御端子(3a)へ休止制御信号を出力する保護回路を設け、保護回路を、フォトカプラ受光素子(39)と並列に制御端子(3a)に接続したことを特徴とする間欠動作型スイッチング電源回路。

【請求項2】 出力電力監視回路は、トランス(2)の一次側に設けられ、一端が直流電源(1)の低圧端子(1b)に接続する帰還巻線(2c)と、帰還巻線(2c)の他端に接続された整流素子(53)と、整流素子(53)との出力側と直流電源(1)の低圧端子(1b)間に、直列に接続された抵抗素子(55)とコンデンサ(54)からなる積分回路(70)と、抵抗素子(55)とコンデンサ(54)の直列接続点(72)と直流電源(1)の低圧端子(1b)間に、コンデンサ(54)と並列に接続された分圧抵抗(56、57)を有し、保護回路は、間欠発振素子(3)の制御端子(3a)と直流電源(1)の低圧端子(1b)間に接続され、ベースが分圧抵抗(56、57)の中間タップ(71)に接続された保護トランジスタ(51)を有し、抵抗素子(55)とコンデンサ(54)の直列接続点(72)と直流電源(1)の低圧端子(1b)間に放電トランジスタ(52)を接続するとともに、放電トランジスタ(52)のベースと間欠発振素子(3)の制御端子(3a)間にフォトカプラ受光素子

(39)を接続したことを特徴とする請求項1記載の間欠動作型スイッチング電源回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、休止期間と発振期間を交互に繰り返す一次巻線の発振期間を制御することによって、二次出力巻線側の出力を安定化させる間欠動作型スイッチング電源回路に関し、更に詳しくは、いずれかの素子が故障しても過大な電力が二次出力巻線側から出力することのない間欠動作型スイッチング電源回路に関する。

【0002】

【従来の技術】間欠動作型スイッチング電源回路は、安定化電源として、携帯電話機等携帯電子機器のバッテリーチャージャーやACアダプタに用いられている。

【0003】図4は、この従来の間欠動作型スイッチング電源回路100の一例を示すもので、図中、1は、電圧が変動する可能性のある不安定な直流電源であり、1aは、その高圧端子、1bは、低圧端子である。また、2aは、トランス2の一次巻線、2bは、トランス2の二次出力巻線であり、一次巻線2aは、間欠発振素子3と、直流電源1に対して直列に接続される。

【0004】間欠発振素子3は、発振器とその発振及び休止を制御する制御素子と、トランス2の1次巻き線2aの電流をスイッチするスイッチ素子とを内蔵するものであり、常時一定の周波数で発振し、制御端子3aに一定の電流を流す休止制御信号が入力されている間、発振を休止するように動作するものである。

【0005】39は、後述する出力側に設けられたフォトカプラ発光素子35とフォトカップルするフォトカプラ受光素子であり、間欠発振素子3の制御端子3aと直流電源1の低圧端子1b間に接続される。

【0006】出力側に示される4と13は、それぞれ、整流平滑化回路を構成する整流用ダイオード及び平滑コンデンサであり、二次出力巻線2bの出力を整流平滑化して、高圧側出力線20aと低圧側出力線20b間に出力するものである。また、14は、出力電圧クランプ用ツェナーダイオードである。

【0007】出力線20a、20b間に、その出力電圧と出力電流を監視し、いずれかが所定の基準電圧若しくは基準電流を越えた際に、図中のフォトカプラ発光素子35を発光させる電圧監視回路と電流監視回路からなる出力監視回路が設けられている。

【0008】電圧監視回路は、高圧側出力線20aと低圧側出力線20bとの間に、分圧抵抗30、31が直列に接続され、その中間タップ32に出力電圧の分圧を得て、誤差増幅器33aの反転入力端子に入力している。また、誤差増幅器33aの非反転入力端子と低圧側出力線20bの間に、電圧監視用基準電源34aが接続され、非反転入力端子に、出力電圧の分圧と比較するため

の第1比較電圧を入力している。従って、基準電圧の値は、分圧抵抗30、31の抵抗値、若しくは電圧監視用基準電源34aの第1比較電圧を変更することによって、任意の値に設定することができる。

【0009】誤差増幅器33aの出力側には、フォトカプラ発光素子35が接続され、フォトカプラ発光素子35は、電気抵抗36を介して高圧側出力線20aに接続することによって、駆動電源の供給を受けている。尚、直列に接続された抵抗37aとコンデンサ38aは、誤差増幅器33aを安定動作させるための交流負帰還素子である。

【0010】また、電流監視回路は、低圧側出力線20bに電流検出用抵抗43を介在させ、電流検出用抵抗43の一端を誤差増幅器33bの反転入力端子に、他端を電流監視用基準電源34bを介して非反転入力端子に入力している。これによって、低圧側出力線20bに流れ出力電流は、電流検出用抵抗43の両端の電位差で表され、誤差増幅器33bで電流監視用基準電源34bの第2比較電圧と比較して、所定の基準電流を越えたかどうかを判定できる。基準電流の値は、電流検出用抵抗43の抵抗値、若しくは電流監視用基準電源34bの第2比較電圧を変更することによって、任意の値に設定することができる。誤差増幅器33bの出力側は、出力電圧を監視する誤差増幅器33aの出力側とフォトカプラ発光素子35との接続点に接続されている。

【0011】尚、直列に接続された抵抗37aとコンデンサ38a、及び、抵抗37bとコンデンサ38bは、それぞれ誤差増幅器33a、及び、誤差増幅器33bを安定動作させるための交流負帰還素子である。

【0012】このように構成されたスイッチング電源回路100の動作は、二次側の出力電圧と出力電流が、所定の基準電圧と基準電流を越えていない間は、間欠発振素子3が一定の周波数で発振し、二次出力巻線2bの出力電力が上昇する。

【0013】高圧側出力線20aと低圧側出力線20b間に接続された負荷によって、出力電圧が基準電圧を越えて上昇すると、誤差増幅器33aの反転入力端子に入力される分圧も上昇し、第1比較電圧との電位差が反転増幅され、フォトカプラ発光素子35の発光しきい値を越える電位となる。

【0014】また、高圧側出力線20aと低圧側出力線20b間に接続された負荷によって、出力電流が基準電流を越えて上昇した場合も、誤差増幅器33bの反転入力端子に入力される電圧が上昇し、第2比較電圧との電位差が反転増幅され、フォトカプラ発光素子35の発光しきい値を越える電位となる。

【0015】その結果、出力電圧若しくは出力電流のいずれかが設定した基準電圧若しくは基準電流を越える限り、フォトカプラ発光素子35は発光し続け、これらの値を超えたことを示すリミット信号をフォトカプラ受光

素子39へ連続して出力する。

【0016】フォトカプラ受光素子39は、フォトカプラ発光素子35からのリミット信号を受光している間、間欠発振素子3の制御端子3aから直流電源1の低圧端子1bに一定の電流が流れるので、制御端子3aには、休止制御信号が入力された状態となる。その為、間欠発振素子3は、休止制御信号の入力が無くなるまで、つまり一定電流が流れが停止するまで、発振器の発振を休止する。

【0017】間欠発振素子3が発振を停止すると、トランジス3の二次出力巻線2bには、出力電力が生じなくなるので、基準電圧若しくは基準電流を越えていた出力電圧若しくは出力電流は、自然に減少し、基準電圧若しくは基準電流以下となる。

【0018】その結果、フォトカプラ発光素子35は発光を停止し、フォトカプラ受光素子39がリミット信号を受光しなくなるので、間欠発振素子3は、再び発振を繰り返し、負荷の電力に応じた安定した出力が得られる。

【0019】図5は、出力線20a、20b間の出力電圧が6V、出力電流0.5Aとなる消費電力3Wの負荷が接続された状態で動作する間欠発振素子3の両端に表れる電圧を示すもので、上述のように、3Wの負荷に応じて、発振と休止を繰り返している状態が示されている。

【0020】これに対して、図6は、出力線20a、20b間が絶縁された状態、すなわち出力電圧が6V、出力電流0Aで負荷が接続されていない状態での間欠発振素子3の両端に表れる電圧を比較して示すもので、僅かも間欠発振素子3が発振して、二次出力巻線に誘導起電力が生じると、すぐに出力電圧が基準電圧を越えるので、発振が停止する様子が示されている。

【0021】また、何らかの異常により、出力線20a、20b間がショートした場合にも、直ちに出力電流が基準電流を越えるので、発振が停止するようになっている。

【0022】このように、負荷が増加すれば、図中の発振期間(A)が休止期間(B)に比べて長くなり、負荷が減少すれば、逆に、発振期間(A)が休止期間(B)に比べて短くなり、間欠発振動作のデューティ比を変化させることにより、負荷に応じた安定した出力電圧及び出力電流制御が行われる。

【0023】

【発明が解決しようとする課題】この従来の間欠動作型スイッチング電源回路100では、電圧監視回路と電流監視回路からなる出力監視回路と、フォトカップリングするフォトカプラ発光素子35及びフォトカプラ受光素子39により、上述のように、負荷に応じた安定した出力電圧及び出力電流が得られるが、異常動作に対する対処は、充分なものではなかった。

【0024】例えば、これらを構成する回路素子の一部が破損したり、故障して、間欠発振素子3の制御端子3aに流れる電流が停止していると、発振し続けて、二次側に過大な電力が生じ、発熱などの事故が発生する恐れがあった。

【0025】本発明はこのような問題点に鑑みてなされたもので、従来の回路構成に簡単な保護回路を加えるだけで、回路素子が破損しても、二次側に過大な出力電力が生じない間欠動作型スイッチング電源回路を提供することにある。

【0026】

【課題を解決するための手段】請求項1の間欠動作型スイッチング電源回路は、一次巻線と二次出力巻線を有するトランスと、直流電源に一次巻線と直列に接続され、常時発振し、制御端子への休止制御信号の入力で発振を休止する間欠発振素子と、二次出力巻線の出力を整流平滑化する整流平滑化回路と、整流平滑化回路の出力電圧と出力電流を監視し、出力電圧若しくは出力電流のいずれかが、基準電圧若しくは基準電流を越えたときに、フォトカプラ発光素子を発光若しくは消灯させ、リミット信号を出力する出力監視回路と、フォトカプラ発光素子とフォトカップルし、フォトカプラ発光素子よりリミット信号を入力したときに、間欠発振素子の制御端子へ休止制御信号を出力するフォトカプラ受光素子とを備え、一次巻線の発振期間を制御して、出力電圧と出力電流を安定化させる間欠動作型スイッチング電源回路において、整流平滑化回路の出力電力を監視する出力電力監視回路と、出力電力監視回路で、出力電力が基準電力を越えたことを検出したときに、間欠発振素子の制御端子へ休止制御信号を出力する保護回路を設け、保護回路を、フォトカプラ受光素子と並列に制御端子に接続したことを特徴とする。

【0027】出力電圧若しくは出力電流のいずれかが、基準電圧若しくは基準電流を越えたときには、間欠発振素子の発振が休止し、基準電圧若しくは基準電流以下となったときには、発振するので、出力電圧と出力電流は、設定した基準電圧若しくは基準電流の前後で安定する。

【0028】いずれかの回路素子が故障し、基準電圧若しくは基準電流を越えても、フォトカプラ受光素子から、間欠発振素子の制御端子へ休止制御信号が出力されない場合には、基準電力を越えて増加した出力電力を出力電力監視回路が検出し、フォトカプラ受光素子の出力に拘わらず、保護回路から間欠発振素子の制御端子へ休止制御信号が出力される。その結果、間欠発振素子の発振が停止し、過大な出力電力が発生する前に、出力電力が減少する。

【0029】請求項2の間欠動作型スイッチング電源回路は、出力電力監視回路が、トランスの一次側に設けられ、一端が直流電源の低圧端子に接続する帰還巻線と、

帰還巻線の他端に接続された整流素子と、整流素子との出力側と直流電源の低圧端子間に、直列に接続された抵抗素子とコンデンサからなる積分回路と、抵抗素子とコンデンサの直列接続点と直流電源の低圧端子間に、コンデンサと並列に接続された分圧抵抗を有し、保護回路が、間欠発振素子の制御端子と直流電源の低圧端子間に接続され、ベースが分圧抵抗の中間タップに接続された保護トランジスタを有し、抵抗素子とコンデンサの直列接続点と直流電源の低圧端子間に放電トランジスタを接続するとともに、放電トランジスタのベースと間欠発振素子の制御端子間にフォトカプラ受光素子を接続したこととする。

【0030】間欠発振素子が発振している間、帰還巻線にはフライバック電圧が生じる。

【0031】このフライバック電圧は、整流素子を介して積分回路を構成するコンデンサを充電し、二次側の出力電力に比例した充電電圧がコンデンサの両端に生じる。

【0032】スイッチング電源回路全体が正常動作中は、フォトカプラ受光素子がリミット信号を受信する毎に、放電トランジスタのベースと間欠発振素子の制御端子間が導通し、放電トランジスタのベースにバイアスがかかり、動作点に達する。その結果、積分回路を構成するコンデンサの充電電圧は、放電トランジスタを介して、直流電源の低圧端子側に放電される。同時に、放電トランジスタにベース電流が流れ、間欠発振素子の制御端子にも一定電流が流れる休止制御信号が入力され、発振が停止し、安定した出力電圧及び出力電流制御が行われる。

【0033】いずれかの回路素子が故障し、出力電圧若しくは出力電流が基準電圧若しくは基準電流を越えても、フォトカプラ受光素子が制御端子に休止制御信号が入力されない異常動作となった場合には、コンデンサの充電電圧は、放電トランジスタで放電されずに、出力電力に比例して上昇する。このコンデンサの充電電圧は、分圧抵抗により分圧され、中間タップから保護トランジスタのベースに印加されるので、基準電力に比例して中間タップに生じる電位を、保護トランジスタの動作点に設定すると、出力電力が基準電力を越えた際に、保護トランジスタが動作し、制御端子から直流電源の低圧端子側に一定電流が流れる。その結果、フォトカプラ受光素子の動作に拘わらず、休止制御信号が制御端子に入力されたこととなり、間欠発振素子の発振が停止し、過大な出力電力の発生が抑制される。

【0034】

【発明の実施の形態】以下、本発明の一実施の形態について図面を参照して詳細に説明する。図1は、本発明の一実施の形態に係る間欠動作型スイッチング電源回路10の回路図である。本実施の形態に係る間欠動作型スイッチング電源回路10は、図4で示した従来の間欠動作

型スイッチング電源回路 100 に対して出力電力監視回路と保護回路を更に設けたものであるので、従来の回路 100 と共に回路素子については、同一の番号を付して詳細な説明を省略する。

【0035】図1に示すように、発振動作を制御する制御端子 3a を備えた間欠発振素子 3 は、直流電源 1 に対してトランジスタ 2 の一次巻線 2a とともに直列に接続され、間欠発振素子 3 の発振動作によって、一次巻線 2a に流れる電流をオンオフ制御している。間欠発振素子 3 は、通常発振動作を継続し、制御端子 3a にリミット信号が入力されている間、ここでは一定の電流が流れている間、発振動作を休止するように動作する。

【0036】トランジスタ 2 は、一次巻線 2a と二次出力巻線 2b の他に、更に一次側に帰還巻線 2c を備えている。帰還巻線 2c の一側は、直流電源 1 の低圧端子 1b に接続し、他側には、整流素子である整流用ダイオード 53 を介して、抵抗素子 55 とコンデンサ 54 を直列に接続した積分回路 70 が接続されている。

【0037】整流用ダイオード 53 は、帰還巻線 2c から積分回路 70 の方向を順方向とするように、これらの間に直列に接続されるので、一次巻線 2a に流れる電流が停止した際の帰還巻線 2c に発生するフライバック電圧による電流のみを積分回路 70 へ流すようになっている。

【0038】コンデンサ 54 の他側、すなわち積分回路 70 の整流用ダイオード 53 が接続されていない他側は、直流電源 1 の低圧端子 1b に接続し、従って、直列に接続された帰還巻線 2c、整流用ダイオード 53 と抵抗素子 55 及びコンデンサ 54 は、直流電源 1 の低圧端子 1b 側で閉ループを形成している。

【0039】また、抵抗素子 55 とコンデンサ 54 間の直列接続点 72 と直流電源 1 の低圧端子 1bとの間に、2つの分圧抵抗素子 56、57 が直列に接続されている。すなわち、分圧抵抗素子 56、57 は、コンデンサ 54 と並列に接続され、その充電電圧を分圧して中間タップ 71 から出力するようにしたもので、上述の帰還巻線 2c、整流用ダイオード 53 及び積分回路 70 とともに、出力電力監視回路を構成している。尚、分圧抵抗素子 56、57 の抵抗値は、コンデンサ 54 の充電がこれらの抵抗素子を介して放電しないように、高抵抗のものを用いる。

【0040】抵抗素子 55 とコンデンサ 54 間の直列接続点 72 と直流電源 1 の低圧端子 1b との間には、更に、このスイッチング電源回路 1 が正常に動作をしている間、コンデンサ 54 の充電電圧を低圧端子 1b 側へ放電する放電トランジスタ 52 が、抵抗素子 58 を介して接続されている。

【0041】間欠発振素子 3 の制御端子 3a と放電トランジスタ 52 のベース間には、二次側のフォトカプラ受光素子 35 とフォトカップルするフォトカプラ受光素子

39 が接続されている。フォトカプラ受光素子 39 は、フォトカプラ発光素子 35 から出力されるリミット信号、ここでは、フォトカプラ発光素子 35 から発光される光を受光すると、これらの間を短絡し、放電トランジスタ 52 のベースにバイアス電圧をかけて、ターンオンさせる。

【0042】このように、フォトカプラ受光素子 39 と放電トランジスタ 52 が接続されるが、間欠発振素子 3 の制御端子 3a と直流電源 1 の低圧端子 1bとの間で、これらの回路素子と並列に、コレクタを間欠発振素子 3 の制御端子 3a に、エミッタを低圧端子 1b 側に接続させた保護トランジスタ 51 が接続されている。保護トランジスタ 51 のベースは、前記分圧抵抗素子 56、57 の中間タップ 71 に接続し、中間タップ 71 の電位で、保護トランジスタ 51 のスイッチング動作を制御している。ここでは、異常出力と判定する基準電力（出力電圧若しくは出力電流のいずれかが明らかに基準電圧若しくは基準電流を越えたものと判定する出力電力）が二次側の出力に発生した際に、中間タップ 71 に生じる電位を、保護トランジスタ 51 の動作点に一致するように、分圧抵抗素子 56、57 の抵抗値や、積分回路 70 の回路定数を定め、出力電力が基準電力に達すると、放電トランジスタ 52 がターンオンするよう設定しておく。

【0043】この保護トランジスタ 51 は、フォトカプラ受光素子 39 の動作に拘わらず、異常動作時に、間欠発振素子 3 の制御端子 3a に休止制御信号を入力する保護回路を構成する。

【0044】トランジスタの二次出力巻線 2b には、二次出力巻線 2b と直列に整流用ダイオード 4 と、二次出力巻線 2b と並列に平滑コンデンサ 13 が接続され、出力側の整流平滑化回路を構成している。

【0045】整流平滑回路の高圧側出力線 20a と低圧側出力線 20b との間には、出力電圧と出力電流を監視し、いずれかが所定の基準電圧若しくは基準電流を越えた際に、図中のフォトカプラ発光素子 35 を発光させる電圧監視回路と電流監視回路からなる出力監視回路が設けられているが、その構成は、前述した従来の間欠動作型スイッチング電源回路 100 と同一であるので、説明を省略する。

【0046】次に、このように構成された間欠動作型スイッチング電源回路 1 の全ての回路素子が正常に働いている正常動作について説明する。

【0047】二次側の出力電圧と出力電流が、所定の基準電圧と基準電流を越えていない間は、間欠発振素子 3 が一定の周波数で発振し、トランジスタ 2 の一次巻線 2a がオンオフを繰り返すことによって、二次出力巻線 2b の出力電力が上昇する。

【0048】このときトランジスタ 2 の一次巻線 2a に流れる電流が遮断された際に、帰還巻線 2c には、高圧側出力線 20a と低圧側出力線 20b 間に接続されている負

荷、すなわち出力電力に比例したフライバック電圧が生じる。

【0049】帰還巻線2cの一側は、直流電源1の低圧端子1bに接続し、他側は、積分回路70の方向を順方向とする整流用ダイオード53を介して、抵抗素子55とコンデンサ54とを直列に接続した積分回路70が接続されているので、帰還巻線2cに生じるフライバック電圧は、RC回路の時定数に基づいて積分回路70のコンデンサ54を充電し、コンデンサ54の端子間電圧は、出力電圧に応じた電位まで徐々に上昇する。

【0050】図2は、フォトカプラ受光素子39を動作させない状態で、二次側に接続された負荷の大きさ、すなわち出力電力を0Wから4Wまで可変させたときのコンデンサ54の端子間電圧を示すもので、図から明らかのように、コンデンサ54の端子間電圧は、出力電力の大きさに従って上昇する。

【0051】一方、高圧側出力線20aと低圧側出力線20b間の出力電圧が予め定めた基準電圧を越えて上昇すると、誤差増幅器33aの反転入力端子に入力される分圧も上昇し、電圧監視用基準電源34aの第1比較電圧との電位差が反転増幅され、フォトカプラ発光素子35の発光しきい値を越える電位となる。

【0052】また、高圧側出力線20aと低圧側出力線20bに流れる出力電流が、予め設定した基準電流を越えて上昇した場合も、電流検出用抵抗43の両端の電位差が増加することによって、誤差増幅器33bの反転入力端子に入力される電圧が上昇し、第2比較電圧との電位差が反転増幅され、フォトカプラ発光素子35の発光しきい値を越える電位となる。

【0053】その結果、出力電圧若しくは出力電流のいずれかが設定した基準電圧若しくは基準電流を越える限り、フォトカプラ発光素子35は、これらの値を超えたことを示すリミット信号、ここでは連続発光を、フォトカプラ受光素子39へ出力する。

【0054】フォトカプラ受光素子39は、フォトカプラ発光素子35からのリミット信号、すなわち、連続した発光を受光している間、間欠発振素子3の制御端子3aと直流電源1の低圧端子1b間に短絡し、放電トランジスタ52のベースに、その動作点に達する順方向バイアス電圧をかける。その結果、放電トランジスタ52はターンオンし、抵抗58を介して、積分回路70の直列接続点72と低圧端子1b側が短絡することによって、フライバック電圧により充電された上述のコンデンサ54は、低圧端子1b側に放電する。

【0055】図3は、このようにフォトカプラ受光素子39が働いている正常動作でのコンデンサ54両端の電位を示すもので、図示するように、コンデンサ54両端の電位は、二次側に3Wの負荷が接続されているにもかかわらず、充放電を繰り返して、その両端の電位がほぼ0Vから上昇しない。

【0056】また、放電トランジスタ52が、オン動作することによって、フォトカプラ受光素子39を介して、間欠発振素子3の制御端子3aから直流電源1の低圧端子1bに一定の電流が流れるので、制御端子3aには、休止制御信号が入力された状態となる。その為、間欠発振素子3は、休止制御信号の入力が無くなるまで、つまりフォトカプラ受光素子39が受光しなくなるまで、発振器の発振を休止する。

【0057】間欠発振素子3が発振を停止すると、トランジスト2の二次出力巻線2bには、出力電力が生じなくなるので、基準電圧若しくは基準電流を越えていた出力電圧若しくは出力電流は、自然に減少し、基準電圧若しくは基準電流以下となる。

【0058】その結果、フォトカプラ発光素子35は発光を停止し、フォトカプラ受光素子39がリミット信号を受光しなくなるので、制御端子3aに流れる電流が停止し、間欠発振素子3は再び発振する。このようにして間欠発振素子3は、発振と休止を繰り返し、負荷の電力に応じた安定した出力が得られる。

【0059】このように正常動作中は、フライバック電圧により充電される積分回路70のコンデンサ54が、上昇しないうちに放電されるので、保護トランジスタ51は、オン動作しない。

【0060】次に、いずれかの回路素子が故障するなどして、何らかの異常で、出力電圧若しくは出力電流が、基準電圧若しくは基準電流を越えても、フォトカプラ発光素子35を介して間欠発振素子3の制御端子3aに休止制御信号が入力されない異常動作について説明する。

【0061】間欠発振素子3が発振し続けるので、出力電力も上昇するが、この異常動作中では、放電トランジスタ52がオン動作しないので、積分回路70のコンデンサ54の電荷は、放電トランジスタ52から放電されない。従って、コンデンサ54の充電電位も上昇し、分圧抵抗素子56、57の中間タップ71に生じる電位も上昇する。出力電力が基準電力を越えると、中間タップ71から保護トランジスタ51のベースに印加される電位が、保護トランジスタ51の動作点を越え、ターンオンする。

【0062】これによって、間欠発振素子3の制御端子3aから直流電源1の低圧端子1b側に一定の電流が流れるので、間欠発振素子3は休止信号が入力されたものとして、発振動作を休止する。

【0063】従って、回路の動作は、過大な出力電力が発生する前に停止される。尚、図1の回路図には、図示していないが、このように保護トランジスタ52が動作した場合に、異常を表示する警報通知回路を加えてもよい。

【0064】以上の実施の形態では、コンデンサ54の充電電位を、分圧抵抗56、57で分圧し、中間タップ71から取り出した分圧を、保護トランジスタ52のベ

ースに印加したが、積分回路 70 の回路定数を調整するなどして、直接、直列接続点 72 を保護トランジスタ 51 のベースに接続するものであってもよい。

【0065】また、上記実施の形態では、フォトカプラ一発光素子 35 の発光を、リミット信号の出力としたが、発光を停止した状態をリミット信号の出力としてもよく、同様に、制御端子 3a に一定電流を流す状態を、間欠発振素子 3 の発振を停止する休止制御信号の入力としたが、休止制御信号は、フォトカプラ受光素子 39 及び保護トランジスタ 51 の動作を示すものであれば、他の信号形式であってもよい。

【0066】

【発明の効果】以上説明したように、本発明によれば、従来の回路に、出力電力監視回路と保護回路を加えるだけで、回路素子が故障しても、二次側に過大な出力電力が生じることがなく、安全に間欠動作型スイッチング電源回路を動作させることができる。

【0067】これに加えて、請求項 2 の発明では、帰還巻線に出力電力に比例したフライバック電圧が発生することに着目し、帰還巻線に発生するフライバック電圧でコンデンサを充電させて、その充電電圧を監視するだけの簡単な構成で出力電力を監視できる。

【0068】また、出力電力が基準電力を越えたときのコンデンサの充電電圧で保護トランジスタを動作させ、間欠発振素子の発振を停止させるので、過大な出力電力が発生する前に、簡単な回路で、確実に回路動作を停止させることができる。

【図面の簡単な説明】

【図1】本発明の一実施の形態に係る間欠動作型スイッチング電源回路 10 の回路図である。

【図2】フォトカプラ受光素子 39 を動作させない状態で、二次側に接続される負荷を可変させたときのコンデ

ンサ 54 の端子間電圧を示す波形図である。

【図3】フォトカプラ受光素子 39 が正常に動作している状態でのコンデンサ 54 の端子間電圧を示す波形図である。

【図4】従来の間欠動作型スイッチング電源回路 100 の回路図である。

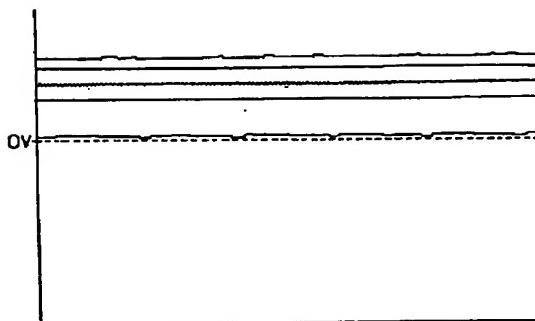
【図5】消費電力 3W の負荷が接続された状態で動作する間欠発振素子 3 の両端に表れる電圧を示す波形図である。

【図6】負荷が接続されていない状態での間欠発振素子 3 の両端に表れる電圧を示す波形図である。

【符号の説明】

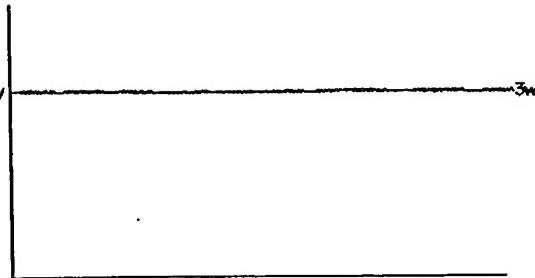
1	直流電源
1 b	低圧端子
2	トランス
2 a	一次巻線
2 b	二次出力巻線
2 c	帰還巻線
3	間欠発振素子
3 a	制御端子
4, 13	整流平滑化回路
35	フォトカプラ発光素子
39	フォトカプラ受光素子
51	保護トランジスタ
53	整流素子
54	コンデンサ(積分回路)
55	抵抗素子(積分回路)
56	分圧抵抗
57	積分回路
58	中間タップ
59	直列接続点
70	積分回路
71	中間タップ
72	直列接続点
73	保護トランジスタ
74	コンデンサ
75	抵抗素子
76	分圧抵抗
77	積分回路
78	中間タップ
79	直列接続点
80	保護トランジスタ
81	コンデンサ
82	抵抗素子
83	分圧抵抗
84	積分回路
85	中間タップ
86	直列接続点
87	保護トランジスタ
88	コンデンサ
89	抵抗素子
90	分圧抵抗
91	積分回路
92	中間タップ
93	直列接続点
94	保護トランジスタ
95	コンデンサ
96	抵抗素子
97	分圧抵抗
98	積分回路
99	中間タップ
100	直列接続点
101	保護トランジスタ
102	コンデンサ
103	抵抗素子
104	分圧抵抗
105	積分回路
106	中間タップ
107	直列接続点
108	保護トランジスタ
109	コンデンサ
110	抵抗素子
111	分圧抵抗
112	積分回路
113	中間タップ
114	直列接続点
115	保護トランジスタ
116	コンデンサ
117	抵抗素子
118	分圧抵抗
119	積分回路
120	中間タップ
121	直列接続点
122	保護トランジスタ
123	コンデンサ
124	抵抗素子
125	分圧抵抗
126	積分回路
127	中間タップ
128	直列接続点
129	保護トランジスタ
130	コンデンサ
131	抵抗素子
132	分圧抵抗
133	積分回路
134	中間タップ
135	直列接続点
136	保護トランジスタ
137	コンデンサ
138	抵抗素子
139	分圧抵抗
140	積分回路
141	中間タップ
142	直列接続点
143	保護トランジスタ
144	コンデンサ
145	抵抗素子
146	分圧抵抗
147	積分回路
148	中間タップ
149	直列接続点
150	保護トランジスタ
151	コンデンサ
152	抵抗素子
153	分圧抵抗
154	積分回路
155	中間タップ
156	直列接続点
157	保護トランジスタ
158	コンデンサ
159	抵抗素子
160	分圧抵抗
161	積分回路
162	中間タップ
163	直列接続点
164	保護トランジスタ
165	コンデンサ
166	抵抗素子
167	分圧抵抗
168	積分回路
169	中間タップ
170	直列接続点
171	保護トランジスタ
172	コンデンサ
173	抵抗素子
174	分圧抵抗
175	積分回路
176	中間タップ
177	直列接続点
178	保護トランジスタ
179	コンデンサ
180	抵抗素子
181	分圧抵抗
182	積分回路
183	中間タップ
184	直列接続点
185	保護トランジスタ
186	コンデンサ
187	抵抗素子
188	分圧抵抗
189	積分回路
190	中間タップ
191	直列接続点
192	保護トランジスタ
193	コンデンサ
194	抵抗素子
195	分圧抵抗
196	積分回路
197	中間タップ
198	直列接続点
199	保護トランジスタ
200	コンデンサ
201	抵抗素子
202	分圧抵抗
203	積分回路
204	中間タップ
205	直列接続点
206	保護トランジスタ
207	コンデンサ
208	抵抗素子
209	分圧抵抗
210	積分回路
211	中間タップ
212	直列接続点
213	保護トランジスタ
214	コンデンサ
215	抵抗素子
216	分圧抵抗
217	積分回路
218	中間タップ
219	直列接続点
220	保護トランジスタ
221	コンデンサ
222	抵抗素子
223	分圧抵抗
224	積分回路
225	中間タップ
226	直列接続点
227	保護トランジスタ
228	コンデンサ
229	抵抗素子
230	分圧抵抗
231	積分回路
232	中間タップ
233	直列接続点
234	保護トランジスタ
235	コンデンサ
236	抵抗素子
237	分圧抵抗
238	積分回路
239	中間タップ
240	直列接続点
241	保護トランジスタ
242	コンデンサ
243	抵抗素子
244	分圧抵抗
245	積分回路
246	中間タップ
247	直列接続点
248	保護トランジスタ
249	コンデンサ
250	抵抗素子
251	分圧抵抗
252	積分回路
253	中間タップ
254	直列接続点
255	保護トランジスタ
256	コンデンサ
257	抵抗素子
258	分圧抵抗
259	積分回路
260	中間タップ
261	直列接続点
262	保護トランジスタ
263	コンデンサ
264	抵抗素子
265	分圧抵抗
266	積分回路
267	中間タップ
268	直列接続点
269	保護トランジスタ
270	コンデンサ
271	抵抗素子
272	分圧抵抗
273	積分回路
274	中間タップ
275	直列接続点
276	保護トランジスタ
277	コンデンサ
278	抵抗素子
279	分圧抵抗
280	積分回路
281	中間タップ
282	直列接続点
283	保護トランジスタ
284	コンデンサ
285	抵抗素子
286	分圧抵抗
287	積分回路
288	中間タップ
289	直列接続点
290	保護トランジスタ
291	コンデンサ
292	抵抗素子
293	分圧抵抗
294	積分回路
295	中間タップ
296	直列接続点
297	保護トランジスタ
298	コンデンサ
299	抵抗素子
300	分圧抵抗
301	積分回路
302	中間タップ
303	直列接続点
304	保護トランジスタ
305	コンデンサ
306	抵抗素子
307	分圧抵抗
308	積分回路
309	中間タップ
310	直列接続点
311	保護トランジスタ
312	コンデンサ
313	抵抗素子
314	分圧抵抗
315	積分回路
316	中間タップ
317	直列接続点
318	保護トランジスタ
319	コンデンサ
320	抵抗素子
321	分圧抵抗
322	積分回路
323	中間タップ
324	直列接続点
325	保護トランジスタ
326	コンデンサ
327	抵抗素子
328	分圧抵抗
329	積分回路
330	中間タップ
331	直列接続点
332	保護トランジスタ
333	コンデンサ
334	抵抗素子
335	分圧抵抗
336	積分回路
337	中間タップ
338	直列接続点
339	保護トランジスタ
340	コンデンサ
341	抵抗素子
342	分圧抵抗
343	積分回路
344	中間タップ
345	直列接続点
346	保護トランジスタ
347	コンデンサ
348	抵抗素子
349	分圧抵抗
350	積分回路
351	中間タップ
352	直列接続点
353	保護トランジスタ
354	コンデンサ
355	抵抗素子
356	分圧抵抗
357	積分回路
358	中間タップ
359	直列接続点
360	保護トランジスタ
361	コンデンサ
362	抵抗素子
363	分圧抵抗
364	積分回路
365	中間タップ
366	直列接続点
367	保護トランジスタ
368	コンデンサ
369	抵抗素子
370	分圧抵抗
371	積分回路
372	中間タップ
373	直列接続点
374	保護トランジスタ
375	コンデンサ
376	抵抗素子
377	分圧抵抗
378	積分回路
379	中間タップ
380	直列接続点
381	保護トランジスタ
382	コンデンサ
383	抵抗素子
384	分圧抵抗
385	積分回路
386	中間タップ
387	直列接続点
388	保護トランジスタ
389	コンデンサ
390	抵抗素子
391	分圧抵抗
392	積分回路
393	中間タップ
394	直列接続点
395	保護トランジスタ
396	コンデンサ
397	抵抗素子
398	分圧抵抗
399	積分回路
400	中間タップ
401	直列接続点
402	保護トランジスタ
403	コンデンサ
404	抵抗素子
405	分圧抵抗
406	積分回路
407	中間タップ
408	直列接続点
409	保護トランジスタ
410	コンデンサ
411	抵抗素子
412	分圧抵抗
413	積分回路
414	中間タップ
415	直列接続点
416	保護トランジスタ
417	コンデンサ
418	抵抗素子
419	分圧抵抗
420	積分回路
421	中間タップ
422	直列接続点
423	保護トランジスタ
424	コンデンサ
425	抵抗素子
426	分圧抵抗
427	積分回路
428	中間タップ
429	直列接続点
430	保護トランジスタ
431	コンデンサ
432	抵抗素子
433	分圧抵抗
434	積分回路
435	中間タップ
436	直列接続点
437	保護トランジスタ
438	コンデンサ
439	抵抗素子
440	分圧抵抗
441	積分回路
442	中間タップ
443	直列接続点
444	保護トランジスタ
445	コンデンサ
446	抵抗素子
447	分圧抵抗
448	積分回路
449	中間タップ
450	直列接続点
451	保護トランジスタ
452	コンデンサ
453	抵抗素子
454	分圧抵抗
455	積分回路
456	中間タップ
457	直列接続点
458	保護トランジスタ
459	コンデンサ
460	抵抗素子
461	分圧抵抗
462	積分回路
463	中間タップ
464	直列接続点
465	保護トランジスタ
466	コンデンサ
467	抵抗素子
468	分圧抵抗
469	積分回路
470	中間タップ
471	直列接続点
472	保護トランジスタ
473	コンデンサ
474	抵抗素子
475	分圧抵抗
476	積分回路
477	中間タップ
478	直列接続点
479	保護トランジスタ
480	コンデンサ
481	抵抗素子
482	分圧抵抗
483	積分回路
484	中間タップ
485	直列接続点
486	保護トランジスタ
487	コンデンサ
488	抵抗素子
489	分圧抵抗
490	積分回路
491	中間タップ
492	直列接続点
493	保護トランジスタ
494	コンデンサ
495	抵抗素子
496	分圧抵抗
497	積分回路
498	中間タップ
499	直列接続点
500	保護トランジスタ
501	コンデンサ
502	抵抗素子
503	分圧抵抗
504	積分回路
505	中間タップ
506	直列接続点
507	保護トランジスタ
508	コンデンサ
509	抵抗素子
510	分圧抵抗
511	積分回路
512	中間タップ
513	直列接続点
514	保護トランジスタ
515	コンデンサ
516	抵抗素子
517	分圧抵抗
518	積分回路
519	中間タップ
520	直列接続点
521	保護トランジスタ
522</td	

[图2]



【図4】

[図3]



This circuit diagram illustrates a complex feedback system. It features a central operational amplifier (3) connected to a summing junction (32) through a resistor (39). The output of the summing junction (32) is fed back through a resistor (34) to the non-inverting input of the op-amp (3). The inverting input of the op-amp (3) is connected to ground. The output of the op-amp (3) is connected to a second operational amplifier (38a), which has its non-inverting input connected to ground. The inverting input of the second op-amp (38a) is connected to the output of the first op-amp (3) through a resistor (35). The output of the second op-amp (38a) is connected to a third operational amplifier (38b), whose non-inverting input is also connected to ground. The inverting input of the third op-amp (38b) is connected to the output of the second op-amp (38a) through a resistor (32). The output of the third op-amp (38b) is connected to a fourth operational amplifier (38c), whose non-inverting input is connected to ground. The inverting input of the fourth op-amp (38c) is connected to the output of the third op-amp (38b) through a resistor (31). The output of the fourth op-amp (38c) is connected to a fifth operational amplifier (38d), whose non-inverting input is connected to ground. The inverting input of the fifth op-amp (38d) is connected to the output of the fourth op-amp (38c) through a resistor (35). The output of the fifth op-amp (38d) is connected to a sixth operational amplifier (38e), whose non-inverting input is connected to ground. The inverting input of the sixth op-amp (38e) is connected to the output of the fifth op-amp (38d) through a resistor (32). The output of the sixth op-amp (38e) is connected to a seventh operational amplifier (38f), whose non-inverting input is connected to ground. The inverting input of the seventh op-amp (38f) is connected to the output of the sixth op-amp (38e) through a resistor (31). The output of the seventh op-amp (38f) is connected to a eighth operational amplifier (38g), whose non-inverting input is connected to ground. The inverting input of the eighth op-amp (38g) is connected to the output of the seventh op-amp (38f) through a resistor (35). The output of the eighth op-amp (38g) is connected to a ninth operational amplifier (38h), whose non-inverting input is connected to ground. The inverting input of the ninth op-amp (38h) is connected to the output of the eighth op-amp (38g) through a resistor (32). The output of the ninth op-amp (38h) is connected to a tenth operational amplifier (38i), whose non-inverting input is connected to ground. The inverting input of the tenth op-amp (38i) is connected to the output of the ninth op-amp (38h) through a resistor (31). The output of the tenth op-amp (38i) is connected to a eleventh operational amplifier (38j), whose non-inverting input is connected to ground. The inverting input of the eleventh op-amp (38j) is connected to the output of the tenth op-amp (38i) through a resistor (35). The output of the eleventh op-amp (38j) is connected to a twelfth operational amplifier (38k), whose non-inverting input is connected to ground. The inverting input of the twelfth op-amp (38k) is connected to the output of the eleventh op-amp (38j) through a resistor (32). The output of the twelfth op-amp (38k) is connected to a thirteenth operational amplifier (38l), whose non-inverting input is connected to ground. The inverting input of the thirteenth op-amp (38l) is connected to the output of the twelfth op-amp (38k) through a resistor (31). The output of the thirteenth op-amp (38l) is connected to a fourteenth operational amplifier (38m), whose non-inverting input is connected to ground. The inverting input of the fourteenth op-amp (38m) is connected to the output of the thirteenth op-amp (38l) through a resistor (35). The output of the fourteenth op-amp (38m) is connected to a fifteenth operational amplifier (38n), whose non-inverting input is connected to ground. The inverting input of the fifteenth op-amp (38n) is connected to the output of the fourteenth op-amp (38m) through a resistor (32). The output of the fifteenth op-amp (38n) is connected to a sixteenth operational amplifier (38o), whose non-inverting input is connected to ground. The inverting input of the sixteenth op-amp (38o) is connected to the output of the fifteenth op-amp (38n) through a resistor (31). The output of the sixteenth op-amp (38o) is connected to a seventeenth operational amplifier (38p), whose non-inverting input is connected to ground. The inverting input of the seventeenth op-amp (38p) is connected to the output of the sixteenth op-amp (38o) through a resistor (35). The output of the seventeenth op-amp (38p) is connected to a eighteenth operational amplifier (38q), whose non-inverting input is connected to ground. The inverting input of the eighteenth op-amp (38q) is connected to the output of the seventeenth op-amp (38p) through a resistor (32). The output of the eighteenth op-amp (38q) is connected to a nineteenth operational amplifier (38r), whose non-inverting input is connected to ground. The inverting input of the nineteenth op-amp (38r) is connected to the output of the eighteenth op-amp (38q) through a resistor (31). The output of the nineteenth op-amp (38r) is connected to a twentieth operational amplifier (38s), whose non-inverting input is connected to ground. The inverting input of the twentieth op-amp (38s) is connected to the output of the nineteenth op-amp (38r) through a resistor (35). The output of the twentieth op-amp (38s) is connected to a twenty-first operational amplifier (38t), whose non-inverting input is connected to ground. The inverting input of the twenty-first op-amp (38t) is connected to the output of the twentieth op-amp (38s) through a resistor (32). The output of the twenty-first op-amp (38t) is connected to a twenty-second operational amplifier (38u), whose non-inverting input is connected to ground. The inverting input of the twenty-second op-amp (38u) is connected to the output of the twenty-first op-amp (38t) through a resistor (31). The output of the twenty-second op-amp (38u) is connected to a twenty-third operational amplifier (38v), whose non-inverting input is connected to ground. The inverting input of the twenty-third op-amp (38v) is connected to the output of the twenty-second op-amp (38u) through a resistor (35). The output of the twenty-third op-amp (38v) is connected to a twenty-fourth operational amplifier (38w), whose non-inverting input is connected to ground. The inverting input of the twenty-fourth op-amp (38w) is connected to the output of the twenty-third op-amp (38v) through a resistor (32). The output of the twenty-fourth op-amp (38w) is connected to a twenty-fifth operational amplifier (38x), whose non-inverting input is connected to ground. The inverting input of the twenty-fifth op-amp (38x) is connected to the output of the twenty-fourth op-amp (38w) through a resistor (31). The output of the twenty-fifth op-amp (38x) is connected to a twenty-sixth operational amplifier (38y), whose non-inverting input is connected to ground. The inverting input of the twenty-sixth op-amp (38y) is connected to the output of the twenty-fifth op-amp (38x) through a resistor (35). The output of the twenty-sixth op-amp (38y) is connected to a twenty-seventh operational amplifier (38z), whose non-inverting input is connected to ground. The inverting input of the twenty-seventh op-amp (38z) is connected to the output of the twenty-sixth op-amp (38y) through a resistor (32).

【图5】

【図6】

